



全志科技
Allwinner Technology

R11硬件设计指南

目录

PART 1: Schematic Design guide

PART 2: PCB Layout guide

目录

PART 1: Schematic Design guide

PART 2: PCB Design guide

PART 1: Schematic Design guide

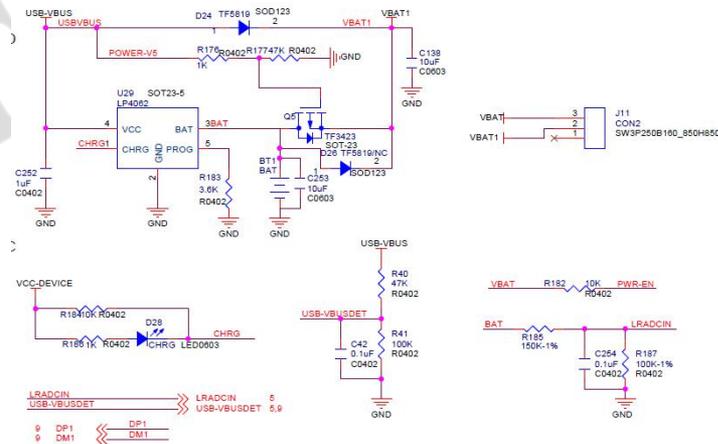
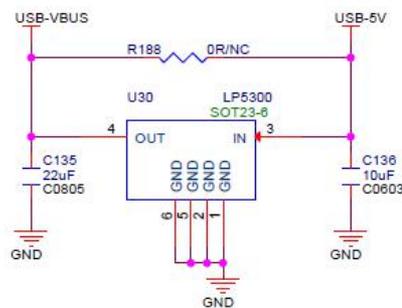
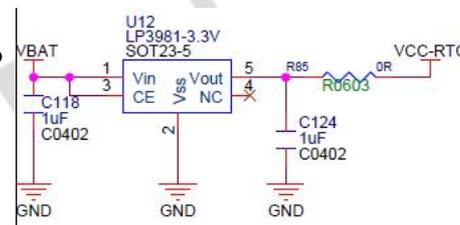
- 1. CPU
- 2. POWER
- 3. DRAM
- 4. SPI NAND/NOR
- 5. KEY
- 6. CAMERA
- 7. AUDIO
- 8. USB
- 9. CARD
- 10. LCD
- 11. WIFI
- 12. ESD

CPU

- 1. UART调试请保留测试点。
- 2. GPIO分配请按照标案图进行，切勿随意调整。如确需调整，请与相关FAE沟通。
- 3. 32K晶振电路的10M电阻必须保留，且不能随意更换阻值。
- 4. 24M和32K晶振靠近IC摆放。

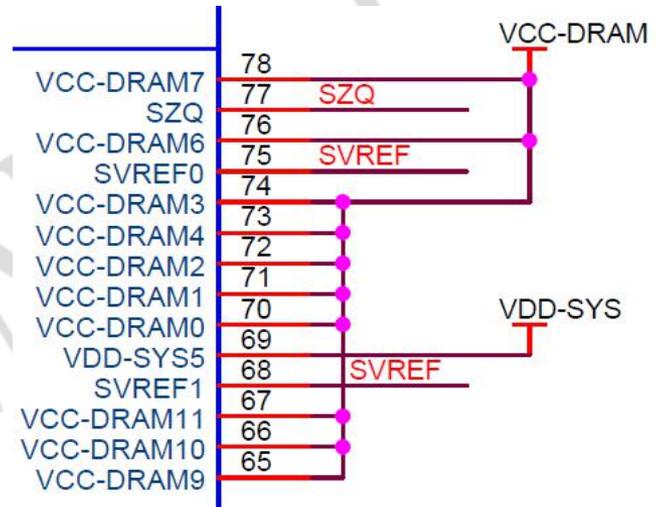
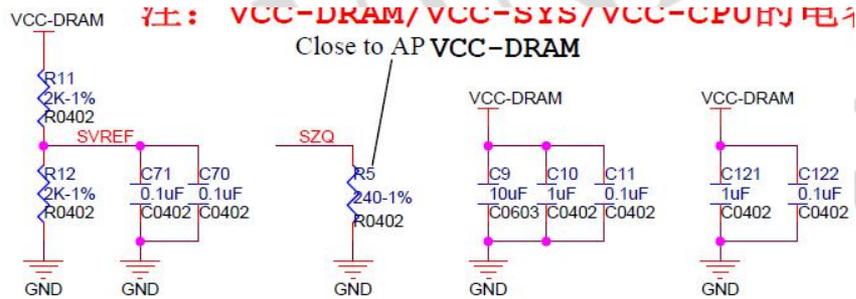
POWER

- 1.R11平台搭配的PMIC型号为EA3036C，EN引脚高电平使能，外围器件参数请按照标案来设计；另外系统供电也可以使用分立元件。
- 2.VCC-RTC这路电推荐单独用LDO进行供电，如果是低成本设计可以和VCC-3V3连在一起，但是要提前做好兼容设计，LDO电路可以NC。
- 3.VCC-PLL和AVCC必须单独使用3.0V的LDO供电。VCC-IO可以选择使用3.0V或者3.3V(默认是3.3V)。
- 4.方案如果不带电池，右下角的电路都可以删掉，PWR-EN注意要接高电平使能。
- 5.输入保护电路可选，建议加上，其它电源网络按照标案设计来。



DRAM

- 1.R11内置64M DDR2，外围电路必须按照标案设计。
- 2.SVREF0和SVREF1是接在一起的，外部分压电路使用的电阻和SZQ对地电阻都要用1%精度电阻。



SPI NAND/NOR

- R11支持SPI NAND/NOR FLASH。

KEY

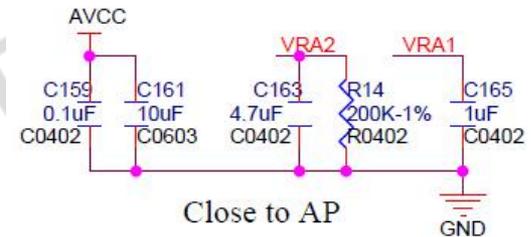
- 1. 键数选择，根据需要，直接去掉后面的按键。
- 2. 按键采用线控按键，LRADC0/LRADC1网络的采样范围为0-2V，在添加按键时保证按键按下后LRADC0网络电压范围为0-1.6V，并保证任意两个按键按下时LRADC0电压差必须 $\geq 0.15V$ 。

CAMERA

- 1. 根据所选sensor的datasheet选择sensor各路电源上的电容，保证各路电源上的电容搭配满足sensor规格书要求。
- 2. MCLK上必须增加33R电阻以及到地的NC电容位用于提高摄像头的兼容性以及降低时钟信号的EMI辐射。
- 3. 检查摄像头模组的PIN定义，是否与插座一致。特别需要注意一般24PIN插座有上接触或下接触可选择，检查模组金手指接触面的方向。
- 4. 如果sensor对于各路电的上电时序有严格的先后要求时，必须将供电分开，不能将电压相同的电直接相连。
- 5. sensor的控制需要使用CSI自带的TWI，不要随意使用系统的TWI。

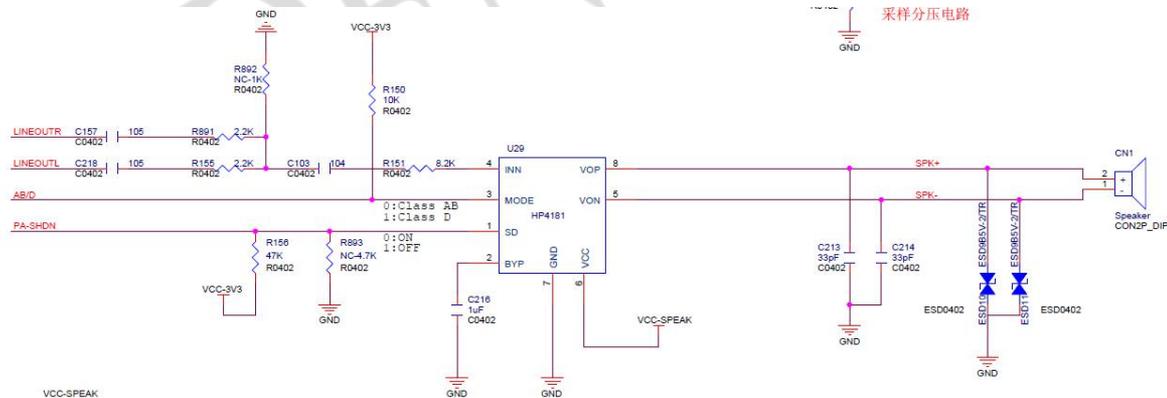
AUDIO

- 1. AUDIO网络上电阻以及电容的参数不能修改。200K电阻采用1%精度；整个电路靠近AP摆放。另外即使方案不使用AUDIO，这部分电路也要加上且上件。



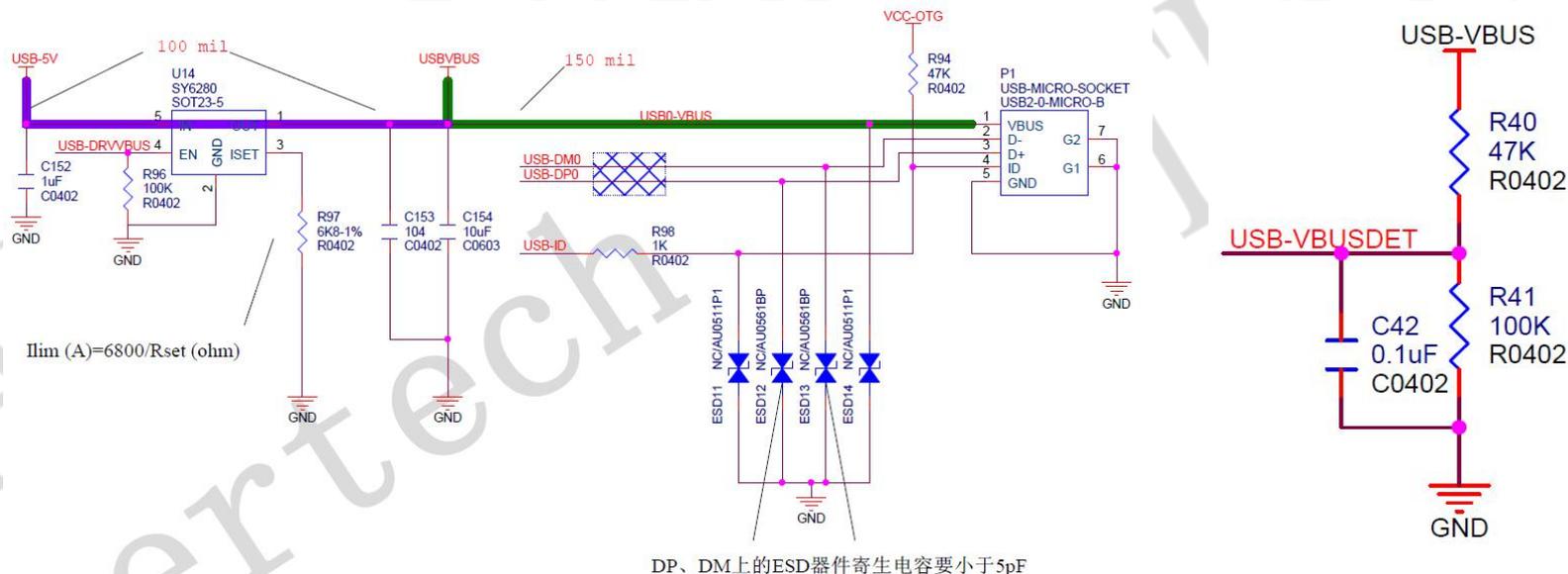
- 2. LINEOUT支持双声道立体声输出，LINEOUTL和LINEOUTR可分别接左右声道；同时也支持单声道差分输出和单端输出。
- 3. 使用LINEOUT输出接功放PA，常用的接法是单声道输出，LINEOUTL和LINEOUTR混合接PA的输入；或者LINEOUTL和LINEOUTR差分输出分别接PA的正负输入引脚。

- 4. MIC需要加ESD器件。
- 5. 功放PA的ESD器件
Vrwm要大于5V。



USB

- 1. USB 座子上的ID pin脚用于外部设备检测，目前标案上没有做ID脚的检测，客户如果需要用到USB的OTG功能，则需要将ID pin脚接到主控IO口，并通过电阻上拉到VCC-IO电压；另外USBVBUS需要通过分压电路，引出USB-VBUSDET连接到主控的另一个IO口。最后还需要一个供电选择电路，具体可参考下图：



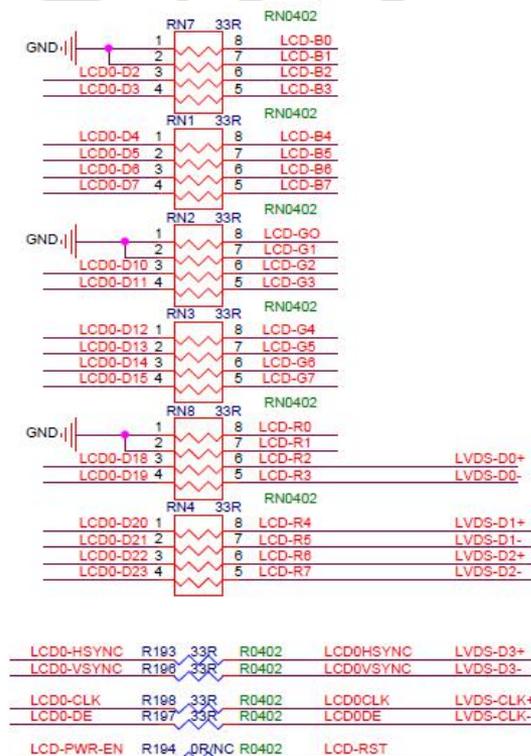
- USB DP和DM信号线上的ESD寄生电容要小于5pF。

CARD

- 1. CLOCK脚不要上拉电阻，若并联电容，容值不得超过15pF。
- 2. ESD器件线电容不能大于10pF。
- 3. CLOCK信号线上需要串33欧电阻，靠近主控端摆放。
- 4. CMD信号线上拉电阻使用10K，上拉电源为CMD的IO供电电源。

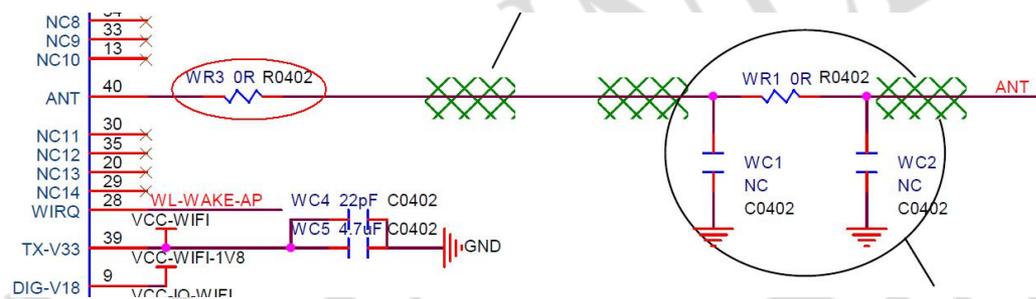
LCD

- 对于需要外部复位信号LCD-RST的LCD，需分配主控IO口，便于进行时序控制。
- LCD-CLK/LCD-HSYNC/LCD-VSYNC需要串联33欧姆电阻，数据线根据实际传输速率调整串联阻值，默认贴33欧姆。



WIFI

- 1.WIFI 采用SDIO接口，标案搭配全志的XR819。
- 2.WIFI 的RF走线应采用严格单端50 ohms阻抗控制。
- 3.在前期产品设计中，建议客户在ANT引脚处放置一个0欧电阻，方便用来调试，且PCB布局时电阻紧靠ANT引脚放置。

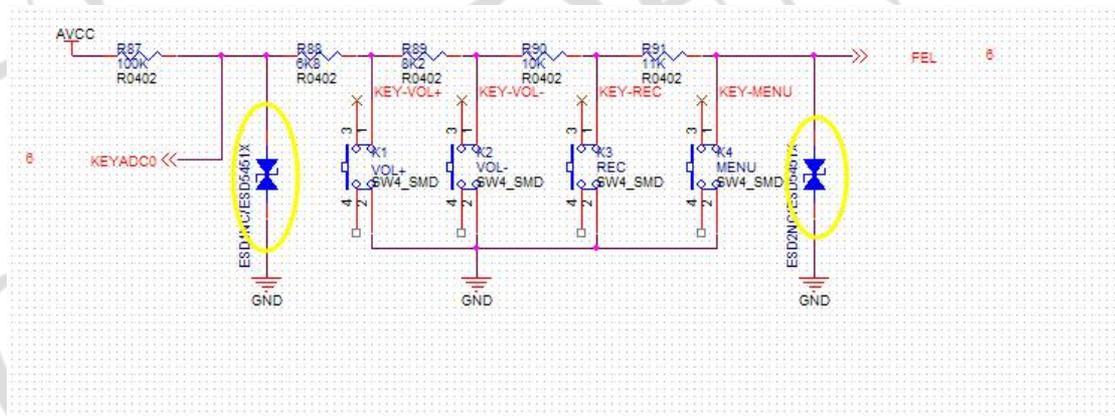


- 3.clock串联33ohms，并靠近主控摆放



ESD

- 1. CPU / 晶振等ESD敏感的关键器件，建议预留金属屏蔽罩。
- 2. 复位信号在靠近AP端，必须保留一个对GND的滤波电容，容值固定选择10nF。
- 3. 部分与外部直连或者裸露的接口，比如USB座子、MIC、CARD座子等，必须加上ESD器件。
- 4. 按键的KEYADC和FEL网络端需加上ESD器件。



目录

PART 1: Schematic Design guide

PART 2: PCB Layout guide

PART 2: PCB Layout guide

- 1. Stack Up
- 2. CPU POWER
- 3. XTAL
- 4. AUDIO
- 5. CAMERA
- 6. USB
- 7. CARD
- 8. LCD
- 9. WIFI
- 10. ESD
- 11. EMC
- 12. PCB COPPER

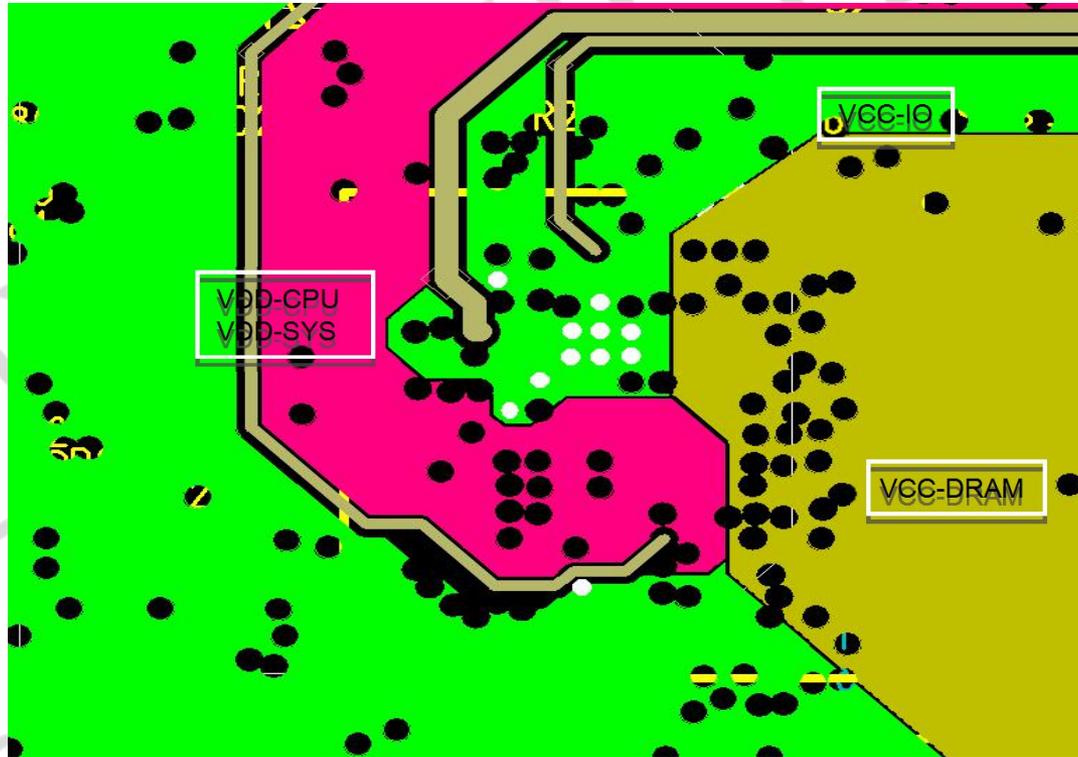
Stack Up

- 1. 四层板，叠层结构和阻抗控制建议如下（如果需调整板厚，请调整2、3层之间介质厚度，保持其他介质厚度不变）

---	Stackup Structure			Impedance Requirements				
Layer	Type	Thickness (mil)		Dk(with Sim Z0)	Impedance spec (Ohms)	Reference layer	Width/space (mil)	Sim Z0(Ohms)
	solder mask	0.5	SM	4.25				
1	TOP	1.6	0.3oz+plating	4	50±10%	2	4	52.18
					90±10%	2	4.5/7.5	90.03
					100±10%	2	3.8/8.7	98.5
	prepreg	2.9		4				
2	GND	1.2	1.0oz					
	core	27.0		4.5				
3	VCC	1.2	1.0oz					
	prepreg	2.9		4				
4	BOTTOM	1.6	0.3oz+plating	4	50±10%	3	4	52.18
					90±10%	3	4.5/7.5	90.03
					100±10%	3	3.8/8.7	98.5
	solder mask	0.5	SM	4.25				
	Board thickness:	39.4						

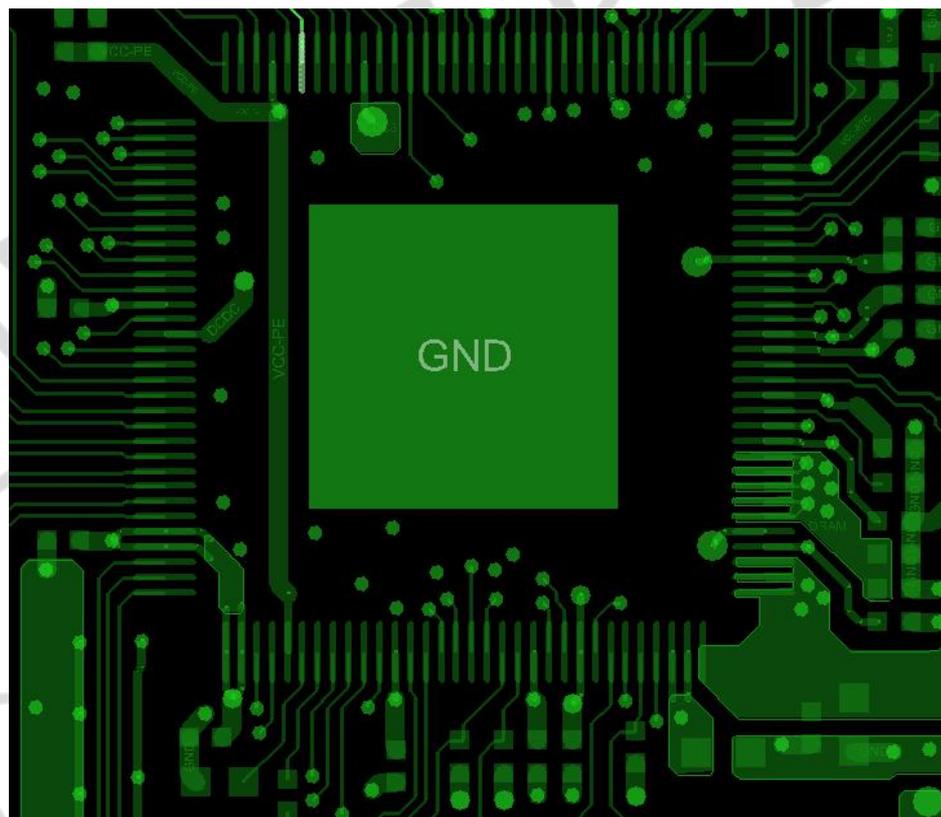
CPU POWER

- 1. R11的4个主电源网络必须保证走线宽度，尽量用覆铜连接，并尽量加宽覆铜宽度。



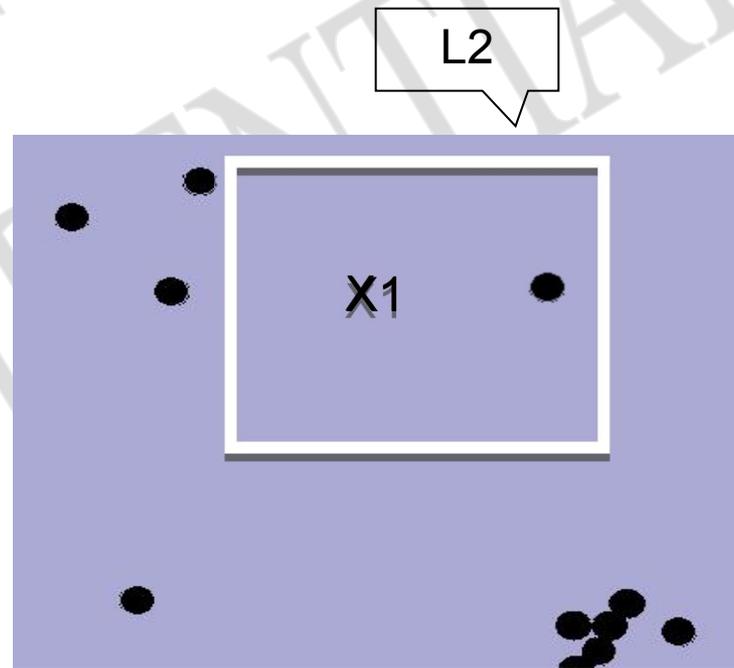
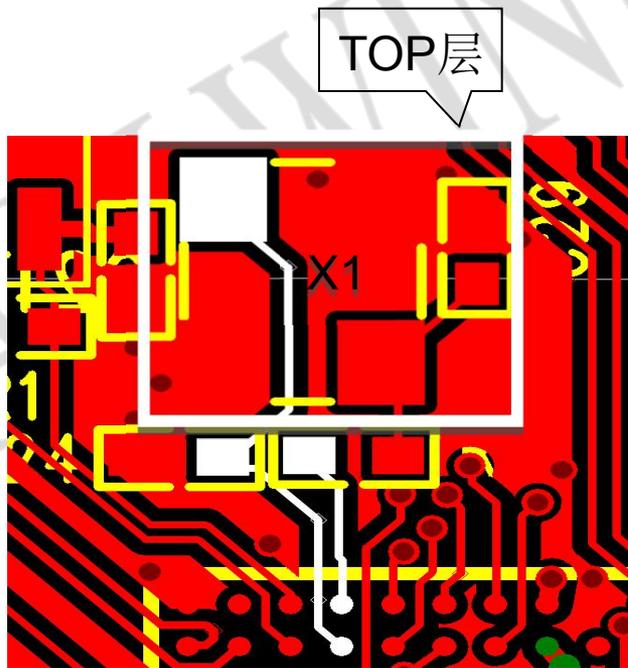
CPU POWER

- 2. Bypass电容紧靠着CPU电源引脚摆放，电容另一端直接通过过孔连接到主地，接地过孔至少需要一个。



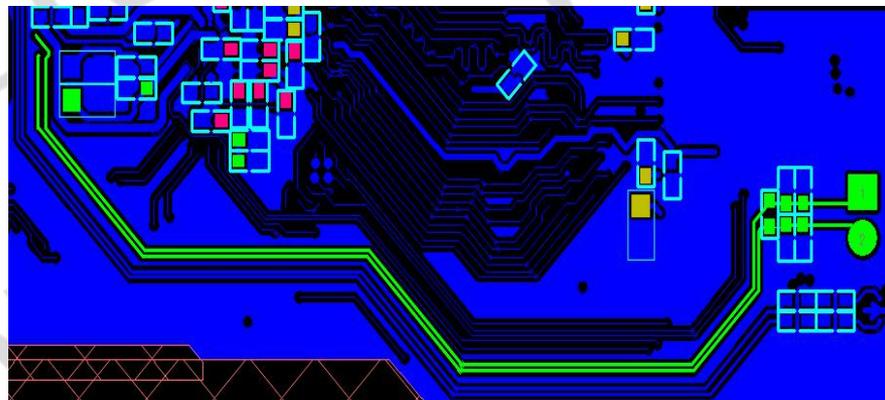
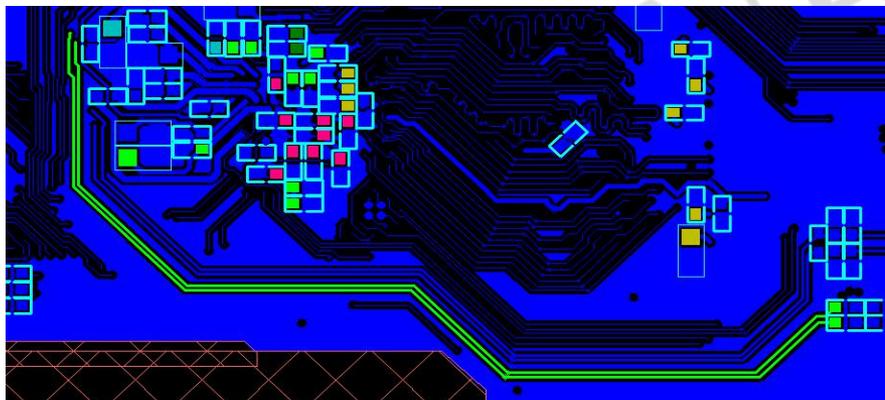
XTAL

- 1. 晶体尽量靠近IC摆放，避免晶体走线过长。
- 2. 晶振的匹配电容必须靠近晶振摆放。
- 3. 晶体及其走线区域的外围和相邻层，用GND屏蔽保护。
- 4. 晶体及其走线区域的相邻层，禁止其它走线。



AUDIO

- 1. LINEOUTR/LINEOUTL/MICIN/MICIN 做好屏蔽保护。
 - 1) 每对信号分别并行走线并包地。
 - 2) 走线及过孔远离高速信号。



AUDIO

- 2. R11到外置功放的SPEAKER差分走线包地，外置功放SPEAKER到喇叭的信号走线线宽 ≥ 25 mil。
- 3. 远离高速信号线，禁止在高速信号线相邻层走线，若要交叉，中间须有“地”层隔离,且禁止在高速信号线附近打孔换层。
- 4. MIC摆放位置远离 (≥ 200 mil) RF、PA。
- 5. SPEAKER AMP的电源走线宽度 ≥ 25 mil。

CAMERA

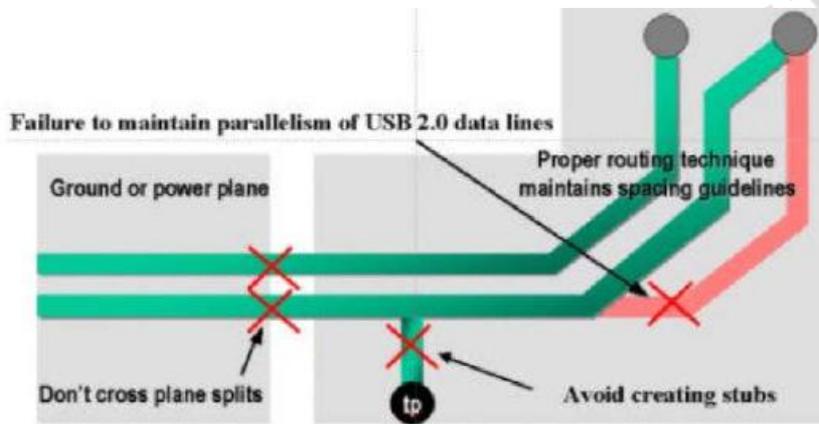
- 1. MCLK上的电容靠近摄像头，电阻靠近主控。
- 2.保证摄像头方向正确;主控与摄像头插座走线长度 $\leq 2000\text{mil}$ ，防止摄像头模组FPC过长出现问题。
- 3. CSI-MCLK包地，并保证较少的换层（MCLK 2层以内）连接到 Camera connector。
- 4.MIPI的sensor，时钟和信号要差分走线，差分阻抗在100欧，优先走线，保证较少换层。

USB

- 1. USB的电气特性满足USB2.0的规范，其差分阻抗为90欧。
- 2. USB D+/D-(DP/DM)始终保证差分并排走线，拐脚的角度为45度。
- 3. USB D+/D-差分信号走线要与其它信号间距>10 mil。
- 4. 尽量避免D+/D-的走线走在器件的下面或者与其他信号交叉。

USB

- 5. 建议在表层走线，保证走线相邻层必须有连续完整的参考面，并且参考面没有被分割。



- 6. 在进行模块设计的时候，优先考虑USB的布线位置，并保证USB走线的长度控制在4000mil以内。
- 7. USB D+/D-走线过孔不超过2个。
- 8. D+和D-信号走线不能分叉。

CARD

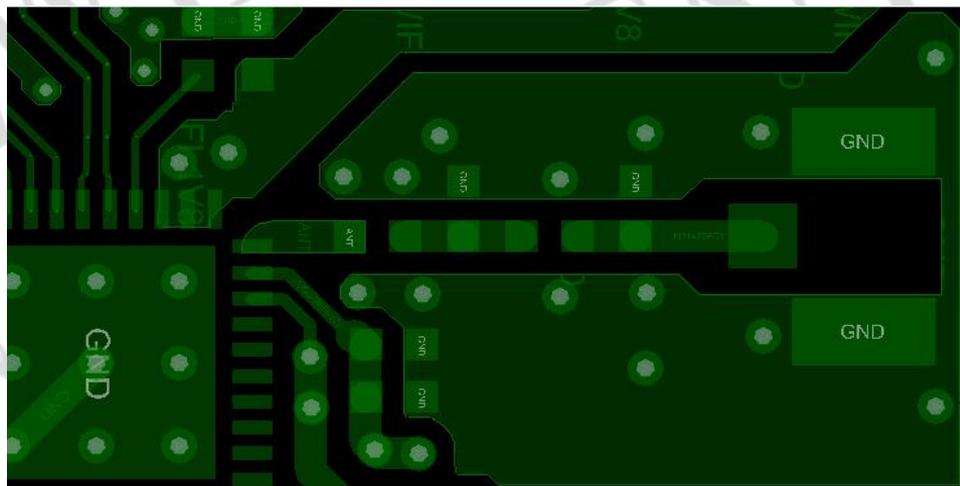
- 1.卡座VCC电容和卡座在PCB板在同一面，并靠近卡座摆放。
- 2.走线尽量与高频信号隔开，数据线分组走线，过孔控制在2个以内。
- 3.同组SD卡数据线走线方向趋势保持一致 不允许出现过份分散走线的方式。
- 4.将CLOCK包地；数据之间可不包地。

LCD

- LCK-CLK信号需包地处理。

WIFI

- 1. 模组尽量靠近天线或天线接口。远离LCD电路、马达、SPEAKER等易产生干扰的模块。
- 2. 天线馈线控制50ohm，左右包地并沿途多打GND过孔。下方需要完整参考地。
- 3. 合理布局天线馈线的匹配电容电阻，使馈线平滑，最短。无分支，无过孔，少拐角。
- 4. 如使用PCB走线作天线，请确保天线走线附近区域完全净空，净空区域大于50mm²。天线本体至少距周围的金属1CM以上。



WIFI

- 5. WIFI天线阻抗控制为50 ohm，为了不让天线变成单向天线，请将天线走线在顶层，并且挖空下面的所有层。RF走线与其他信号线中间加GND线保护屏蔽。（由于使用天线的差异，具体的布线方法要根据实际情况来决定）。
- 6. RF走线注意：
 - 1) 元件布局尽量紧凑，目的走线尽量短。
 - 2) 走线尽量圆弧或135度角。
 - 3) RF单元尽量单点接地，通过地孔直接和地平面相连接。
 - 4) 远离高频干扰。
 - 5) 做好50 ohm阻抗匹配。
 - 6) 注意RF通路通过GND孔包地，注意一倍线宽距离。

ESD

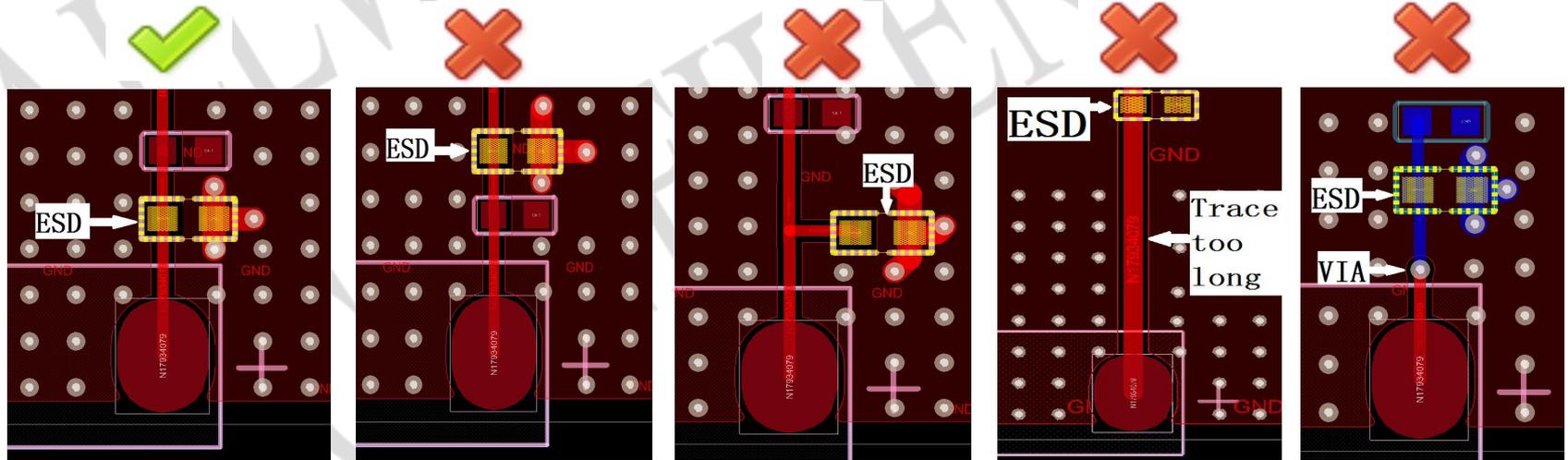
- 1. 若有ESD设计要求，则PCB层数不少于4L，PCB层叠设计必须保证不少于1L完整的GND平面，所有的ESD泄放路径直接通过过孔连接到这个完整的GND平面（完整GND平面有利于电荷的快速转移）。
- 2. PCB板四周画上一条宽度不小于0.5mm(20mils)的地保护环；保护环铜皮不能覆盖绝缘材料（例如绿油）；保护环需要通过过孔与GND平面相连，每10mm的距离不少于2个过孔；保护环不能形成闭环，每隔一段距离，可以留下一个0.5~1mm的缝隙；敏感信号不能与保护环相邻，与保护环的距离不小于0.25mm(10mils)；与保护环相邻的非敏感信号到保护环距离不小于0.2mm(8mils)。
- 3. 关键信号（RESET/NMI/Clock等）与板边距离不小于5mm，同时必须与走线层的板边GND铜皮距离不小于10mils；（避免空气放电和GND平面电磁耦合）。

ESD

- 4. CPU / 晶振等ESD敏感的关键器件，离外部金属接口的距离不小于20mm，如果小于20mm，建议预留金属屏蔽罩；并且距离其他板边不小于5mm（避免金属连接器对内部器件放电）。
- 5. POWER平面要比GND平面内缩不少于3H（H指POWER平面相对GND平面的高度）。
- 6. 关键信号（RESET/NMI/Clock等）与外部接口信号（USB/SD/HP等）尽量避免相邻并行走线；如果不可避免，相邻并行的走线长度不超过100mils（避免外部信号的电磁耦合）。
- 7. 复位信号在靠近AP端，必须保留一个对GND的滤波电容，容值可以根据实际情况选择1nF~100nF。
- 8. 无论外部接口信号还是内部信号，走线必须避免多余的桩线（一端无电气连接的走线），避免天线效应，放电和接收电磁辐射。

ESD

- 9.必须保证外部连接器（USB/SD）连接外部ESD器件，金属外壳接地良好，在板边直接通过过孔连接GND平面，每个GND焊盘与GND平面之间的连接过孔不少于3个。
- 10.如下图所示，外部接口信号ESD器件放置位置尽可能靠近外部连接器，与连接器间避免过孔；ESD器件接地端直接通过过孔连接到GND平面，而且过孔数量不少于3个；从外部接口进来，必须最先看到ESD器件；ESD器件的信号端与外部信号端必须尽可能短，尽可能宽，建议直接搭接在信号走线上。



ESD

- 11.结构允许，建议增加屏蔽罩，对关键电路进行屏蔽，同时必须保证屏蔽罩的各边良好接地（避免屏蔽罩电荷积累，对内部信号放电）。
- 12.结构允许，电池不要放在主控那一面PCB的正上方。
- 13.主晶振必须远离板边放置；空间允许情况下，建议 $\geq 10\text{mm}$ 。
- 14.摄像头模组端，reset信号加104到地电容。

ESD（整机整改）

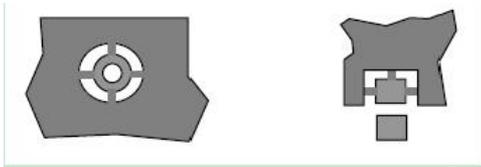
- 1.建议在PCB板双面四周均匀留出多个不小于25mm²的GND裸露铜皮（此铜皮直接通过过孔与GND平面相连），并通过导电棉与金属平面相连接。
- 2.整机存在一个大的金属平面（例如LCD屏，金属背壳），外部连接器的金属外壳通过导电棉与金属平面直接相连。
- 3.整机存在一个与PCB比较靠近的塑料背壳，建议在塑料背壳上贴一张面积不小于PCB板投影的导电布/锡箔纸，然后通过导电棉连接PCB的GND平面和导电布/锡箔纸；同时要求连接的导电棉连接点均匀分布在PCB的四周。

EMC

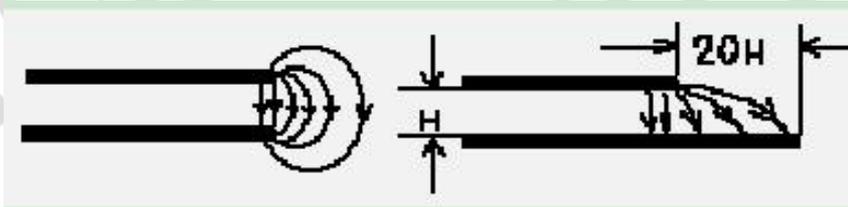
- 1. LCD/CSI走线尽可能保证完整参考平面；信号走线串联33ohm电阻；如果PCB层数超过4L，建议内层走线。
- 2. SDIO CLK，SDC CLK，CSI MCLK，CSI PCLK尽量内层走线或者包地，包地沿途打地过孔，过孔间距 $\leq 10\text{mm}$ （400mils）；走线不跨越参考平面；增加串阻，串阻靠近R11放置。
- 3. 24MHz晶体相对板边距离 $\geq 25\text{mm}$ （1000mils）。
- 4. VCC平面沿板边相对GND平面内缩 $\geq 30\text{mils}$ 。

PCB COPPER

- 1.大面积铜箔应当用隔热带与焊盘相连，避免由于热容过大，造成虚焊、吊桥等不良现象。如下图



- 2.为防止电源辐射，最好将电源层内缩，尽量遵循规则。以一个H（电源和地之间的介质厚度）为单位，若内缩20H则可以将70%的电场限制在接地边沿内；内缩100H则可以将8%的电场限制在内。一般四层板电源层内缩80mil-100mil为宜。





Disclaimer: All logos and copyrights used in this presentation belong solely to their respective companies and owners. This presentation is for reference only and has no commitment. All content contained herein is subject to change without notice. For more information, please contact service@allwinnertech.com.